

Interlocklogik

Manche Geräte sollten automatisch abgeschaltet werden, wenn bestimmte Fehlerbedingungen eintreten. Zum Beispiel gibt es Laser, die bei Ausfall der Kühlung sich selbst thermisch zerstören würden. Andere Beispiele sind Wasserwächter, oder Elektroden, die nur bei ausreichendem Vakuum betrieben werden dürfen. Die Interlocklogik dient dazu, verschiedene Fehlersignale zusammen zu führen und bei Bedarf den Shut-Down des zu schützenden Geräts zu veranlassen.

Funktion

Die Interlocklogik ist dafür entworfen, Laser vom Typ JOLD-x der Firma Jenoptik im Fehlerfall herunter zu fahren. Dazu

- liest sie zwei im Laser integrierte Temperatursensoren vom Typ PT1000 aus und vergleicht sie mit Schwellwerten und
- erfasst die Status-Signale eines zur Kühlung dienenden "Chillers" der Firma Thermotek.

Wenn eine der verschiedenen Fehlerbedingungen anspricht, wird eine Signalleitung für die Stromversorgung des Lasers von Ground auf 5V gesetzt.

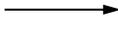
Optionen und Alternativen

Statt mit PT100 kann die Temperaturmessung auch für PT1000, oder für NTCs konfiguriert werden.

Ein zweites Gerät kann galvanisch unabhängig mit dem zweiten Schalter des Relais geschaltet werden.

Status

Zwei Exemplare sind in der Morgner-Gruppe im Betrieb.

Aufwand für Nachbau: Das Layout muss überarbeitet werden  siehe Meckerliste.

Entwickler

K-M. Knaak

Anwender

Marcel Schultze, Gruppe Morgner

Schaltungsprinzip

Der Widerstand der PT1000-Sensoren werden als Teil einer Messbrücke mit einem Referenzwiderstand gemessen. Wenn ein Schwellwert überschritten wird, gibt ein Komparator ein Logik-High aus.

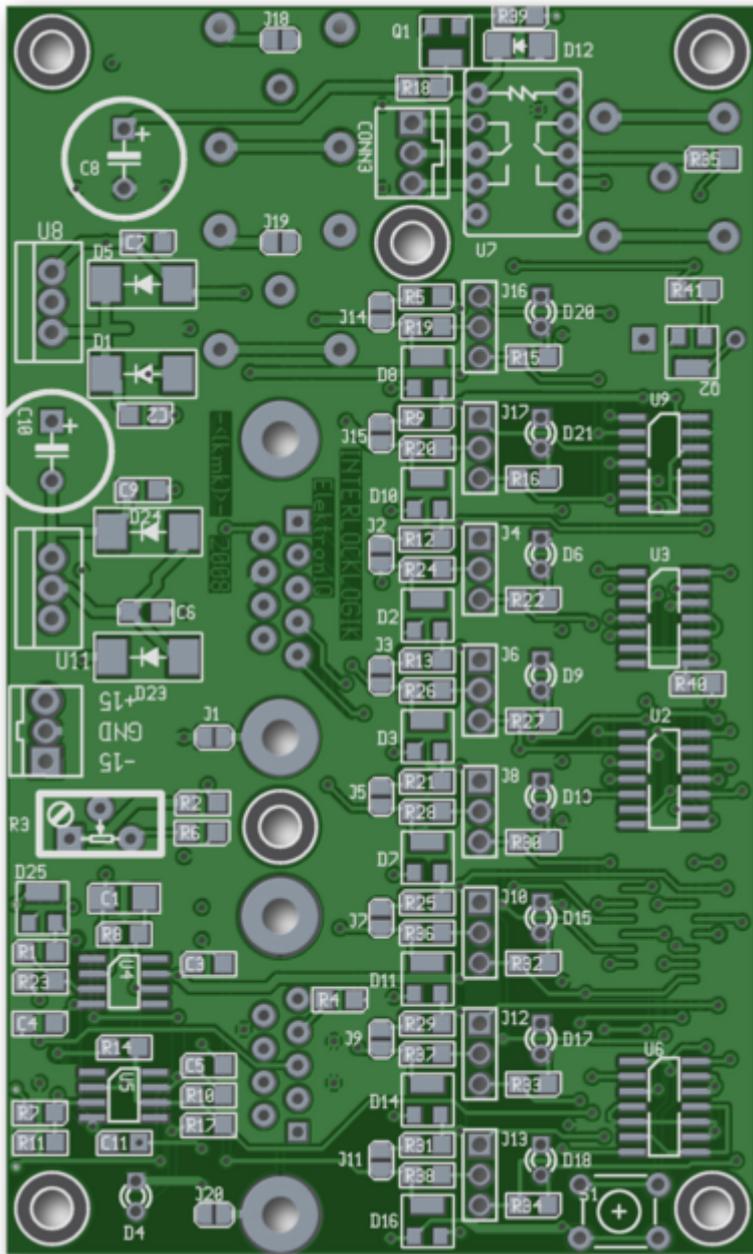
Die TTL-Eingänge werden untereinander und mit diesem Signal mit Logikgattern verodert. Das sich daraus ergebende Logiksignal steuert über einen Transistor ein Relais an. Die beiden Schaltkontakte in diesem Relais können verwendet werden, um andere Geräte galvanisch getrennt abzuschalten.

Schaltplan

- Die Source des Schaltplans ist auf der [Download-Seite des Wiki](#) abgelegt.
- Der Schaltplan als PDF. [Version 2](#), [Version 1](#)

Layout

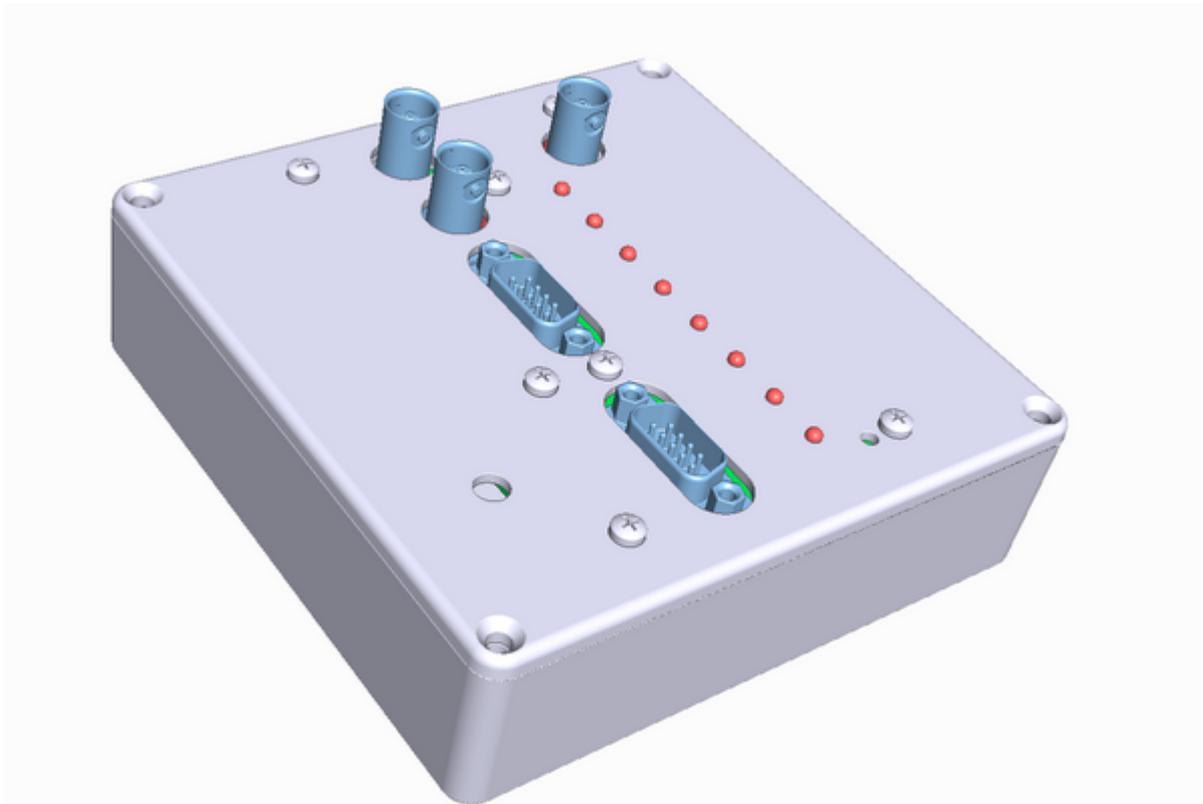
- Die Source des Layouts im pcb-Format ist über die [Download-Seite des Wiki](#) erreichbar.
- Der Bestückungsdruck des Layouts: [interlocklogik_layout.pdf](#)
- Screenshot vom Layout:



Gehäuse

Aluminium Druckguss-Gehäuse Hammond 1590B, bzw. 27134PSLA. Montage vollständig am Deckel.

Bilder

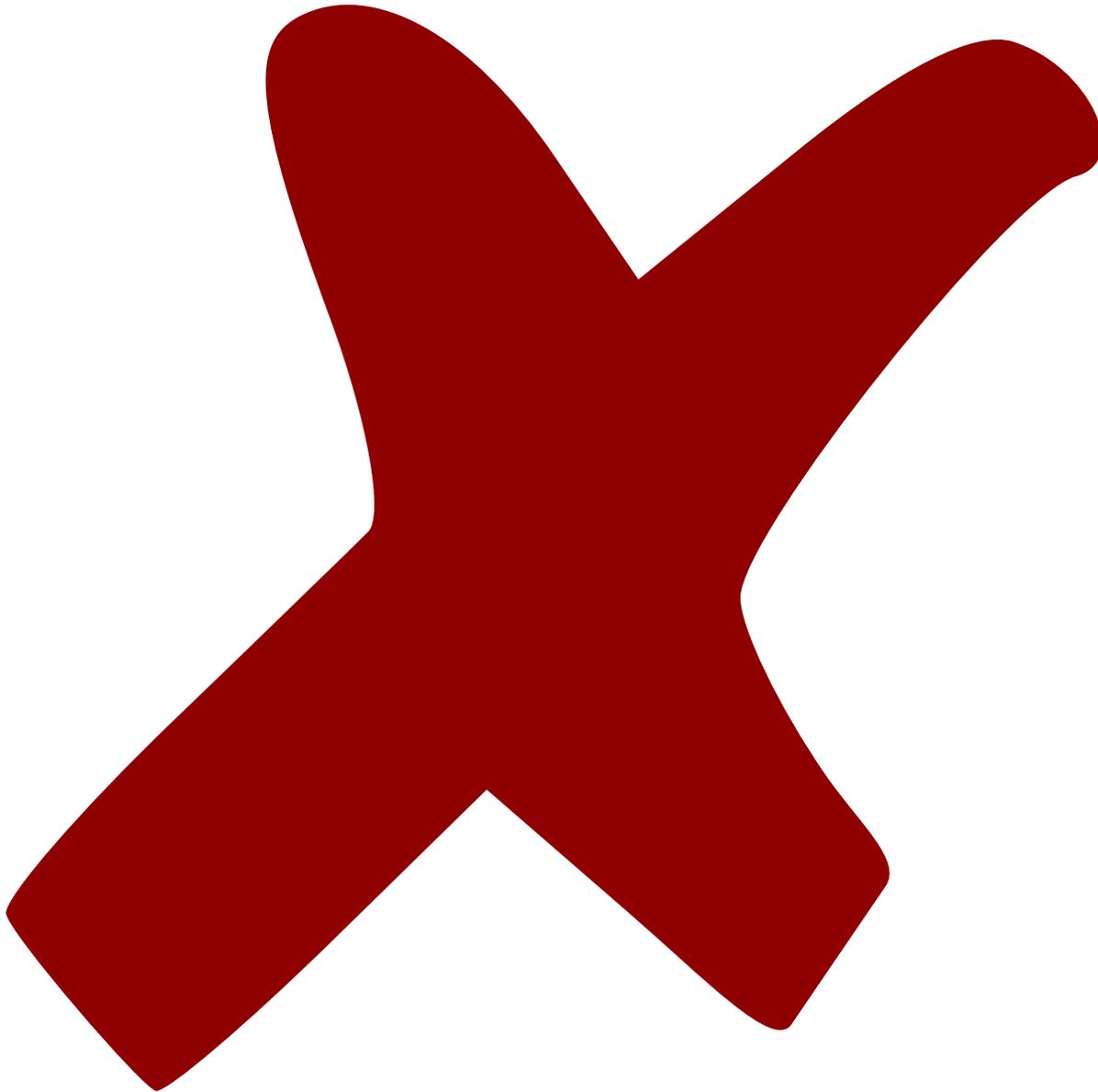


Kalkulation

Materialpreis Interlocklogik				
was	Anzahl	Einzelbetrag	Gesamt	Kommentar
Platine 105x63 mm	1	46.60 €	46.60 €	Prototypenpreis
Gehäuse	1	16.44 €	16.44 €	Hammond 1590QBK
XLR-Einbaustecker	1	0.70 €	0.70 €	
Relais	1	1.08 €	1.08 €	Axicom FP2
SubD-9 Stecker	2	0.18 €	0.36 €	
BNC-Buchse	2	3.75 €	7.50 €	
Trimmer	1	0.90 €	0.90 €	
Beeper	1	1.48 €	1.48 €	
Spannungsregler	2	0.18 €	0.36 €	7805, 7905
74er Logik	5	0.15 €	0.75 €	74HC14, 74HC32
Schutzdioden	16	0.09 €	1.44 €	
LED	9	0.08 €	0.72 €	
Opamp	2	0.25 €	0.50 €	OP07
Platinensteckverbinder	1	0.49 €	0.49 €	JAE IL-G
Elko	2	0.09 €	0.18 €	
SMD-Widerstände	40	0.03 €	1.20 €	
SMD-Kondensatoren	8	0.03 €	0.24 €	
Summe			80.94 €	

Meckerliste

Was für die nächste Version zu tun ist: (



:



verworfen,



: in Arbeit,
: im Schaltplan, aber noch nicht im Layout,



: erledigt)



1.

Footprint von den FETS hat die falsche Nummerierung
auflöten.



Im Uhrzeigersinn gedreht

Der



2.

letzten 20 Tracks werden von der Groundplane kurzgeschlossen.



Die



- 3. alle Dioden mit Diodensymbol im Footprint

Bitte



4. Größeren Footprint für die 1N400x Dioden



- 5. alle Dioden gleich ausrichten

Bitte



6. normalen 0805-Footrpint für die 1uF Kondesatoren.

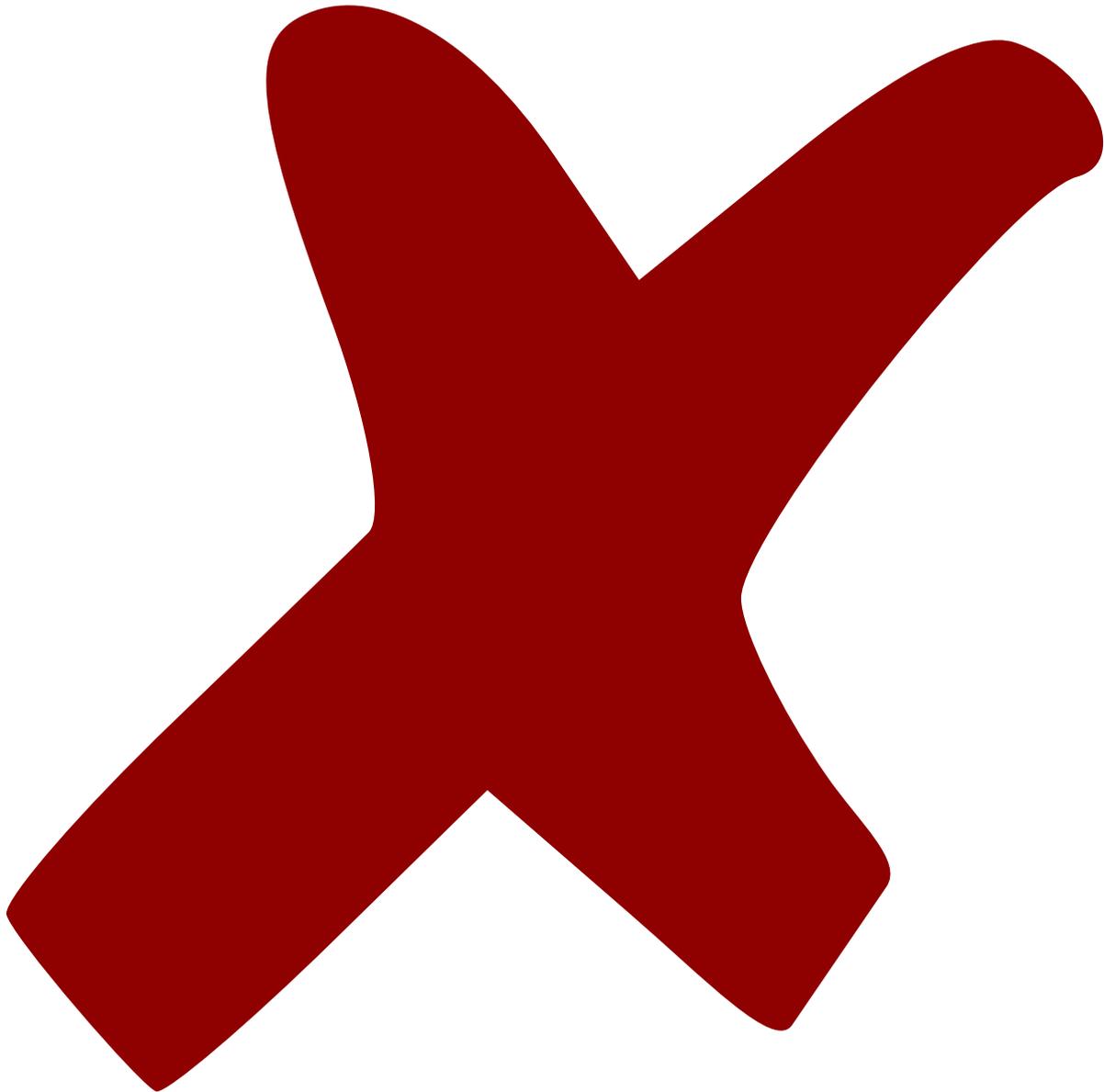


7.

SubD-female hat fälschlicherweise die gleiche Pinbelegung wie SubD-male

1. Die Werte der Widerstände am Temperatur-Eingang sollten an PT100 angepasst werden

→ R4=0R, R2=10k, R6=680R, R8=100k

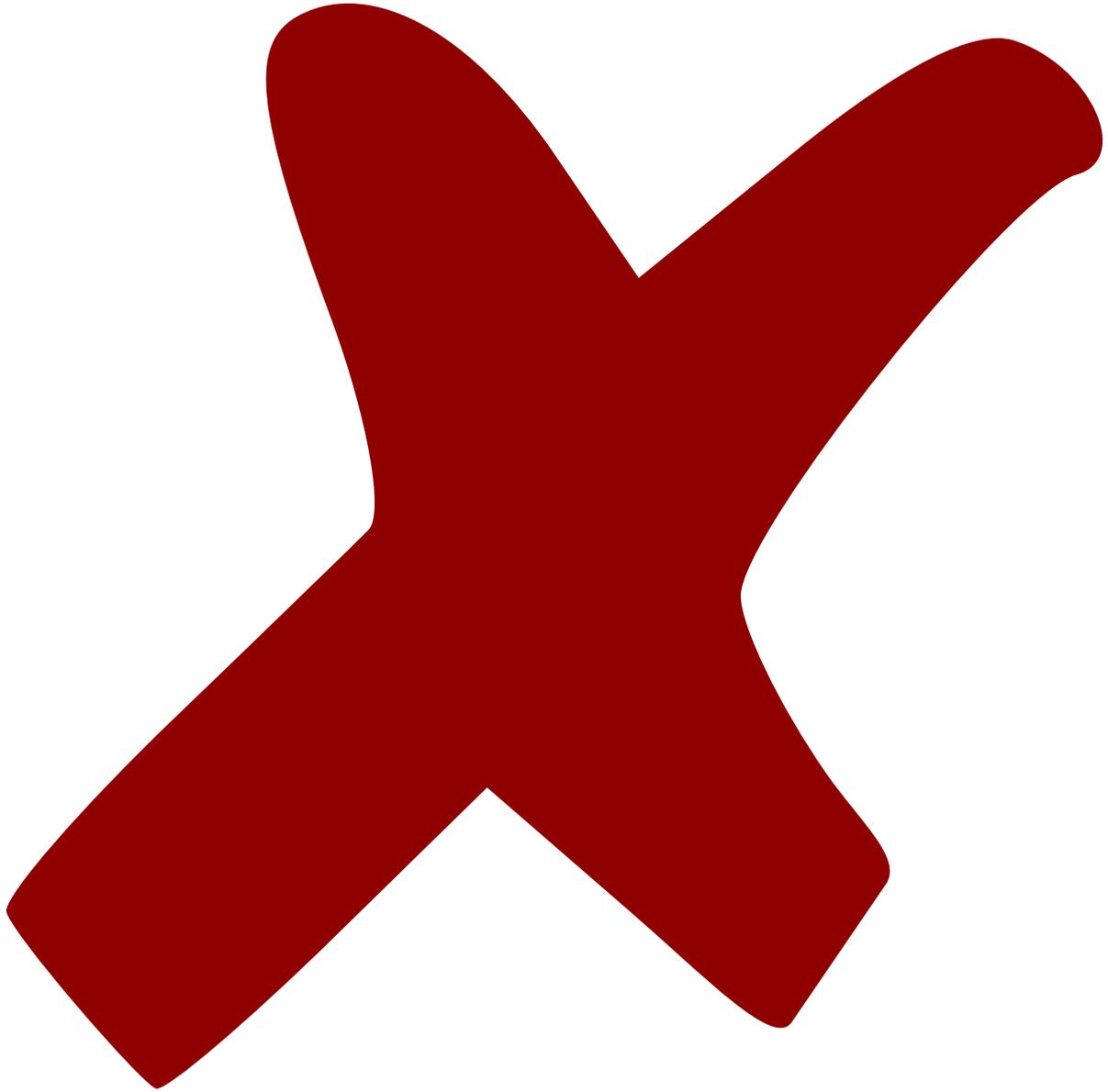


2.

Der

Widerstand R11 sollte an -Ub statt an Masse angeschlossen sein. \longrightarrow Kein Differenzverstärker, nur ein Komparator, der mit einer Spannung betrieben wird.

3. Trimmer auf die andere Seite der Plateine \longrightarrow völlig neue Bauform in 19"-Gehäuse



4.

LED parallel zum Beeper



Alle Fehler haben eine eigene LED

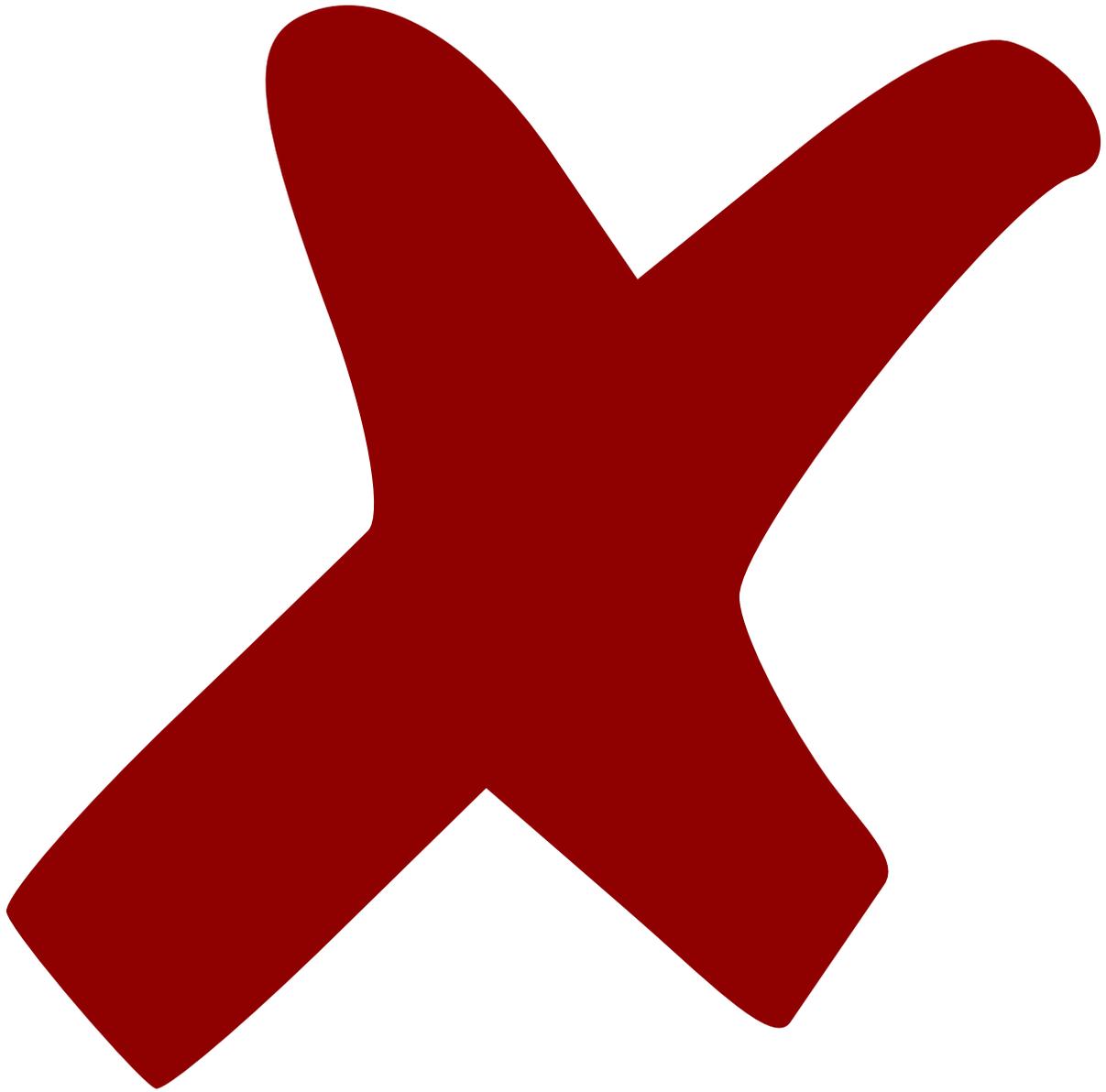
Eine



5. Eine
Einschalt-Verzögerung, die dafür sorgt, dass der Alarm nach dem Einschalten erstmal aus ist.

→ Einen Elko gegen Masse an die hold-Leitung. Z.B. 100 μ

6. Eine Betriebs-LED, die anzeigt, dass die Spannung da ist.



7.

Widerstand R18 sollte 100R statt 10k sein.
betrieben.



Relais jetzt wird ohne Lastwiderstand

Der



8. temp-error sollte mit einem Jumper invertierbar sein, damit man auch zu tiefe Temperatur als Fehler erkennen kann.



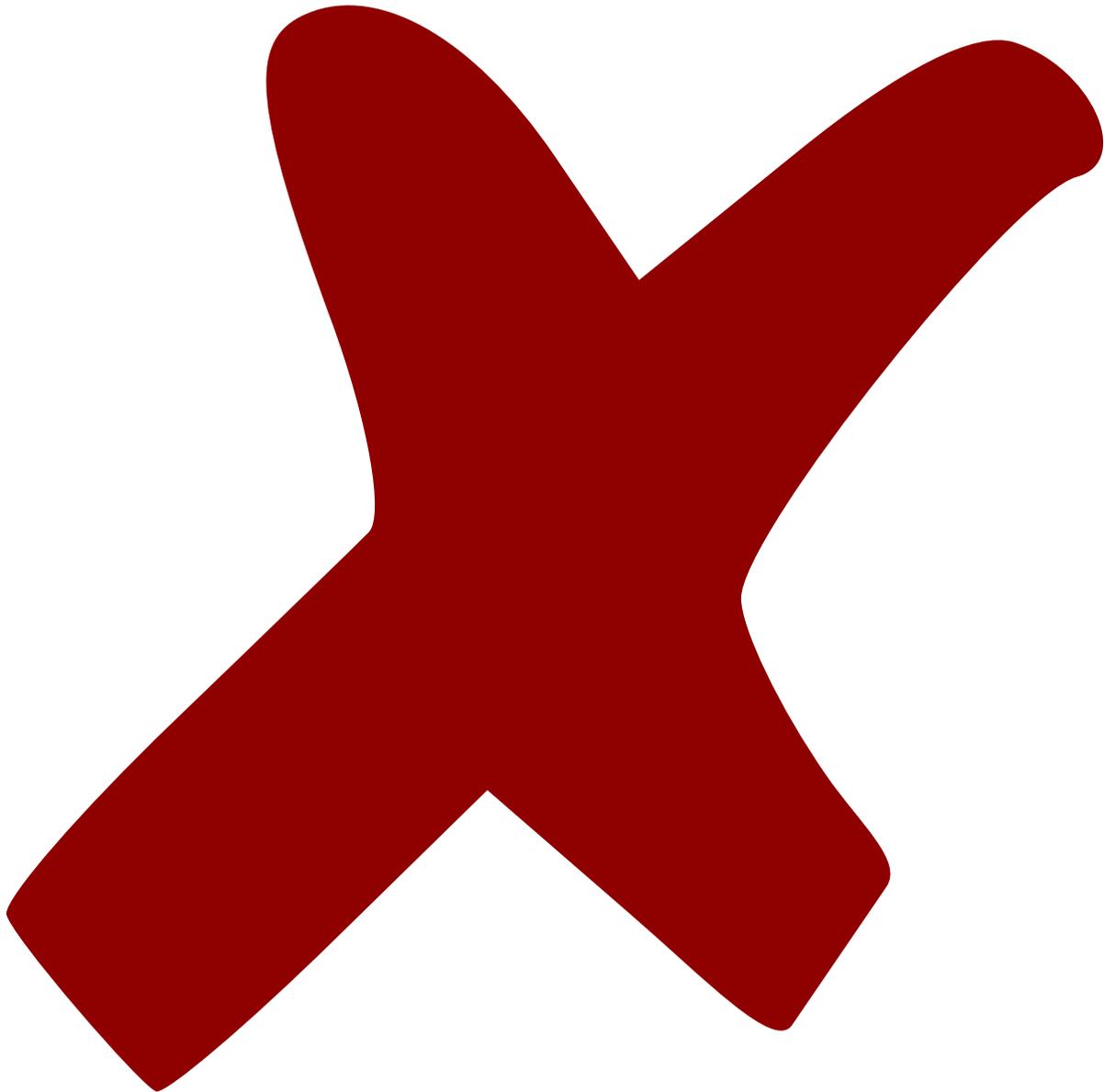
9. Konfiguration für NTC-10k mit Jumper



10. en
Rückkoppelwiderstand des Komparators in der Temperaturmessung auf 1M, um die Hysterese klein zu halten.



11. Stromversorgung aus einer einzelnen Spannung (virtuelle Masse mit Opamp erzeugen)



- 12. der Deckelzeichnung fehlt das Loch für die Temperaturfehler-LED Gehäuse Im
→ Komplett neues Gehäuse
- 13. Das Loch für den Taster sollte größer (Durchmesser 4mm) Komplett neues
→ Gehäuse



14.

Denkfehler beim Ausgang: Das Relais schließt im Normalbetrieb die Schirmung des Ausgangs mit dem Signal kurz → Schirmung sollte fest mit Masse verbunden sein und Pin 7 des Relais sollte in der Luft hängen.



15. Temperaturmessung sollte ohne -Ub auskommen.

Die



16. Temperaturschwelle sollte invertierbar sein.

Die



17. Relais-Ausgang sollte jumperbar wahlweise im Fehlerfall offen, oder geschlossen, oder auf Masse gelegt sein. Der
18. :ok:Ein Eingang mit Interlock-KLUW dazu



19.

Gehäuse, Anschlüsse nach hinten.

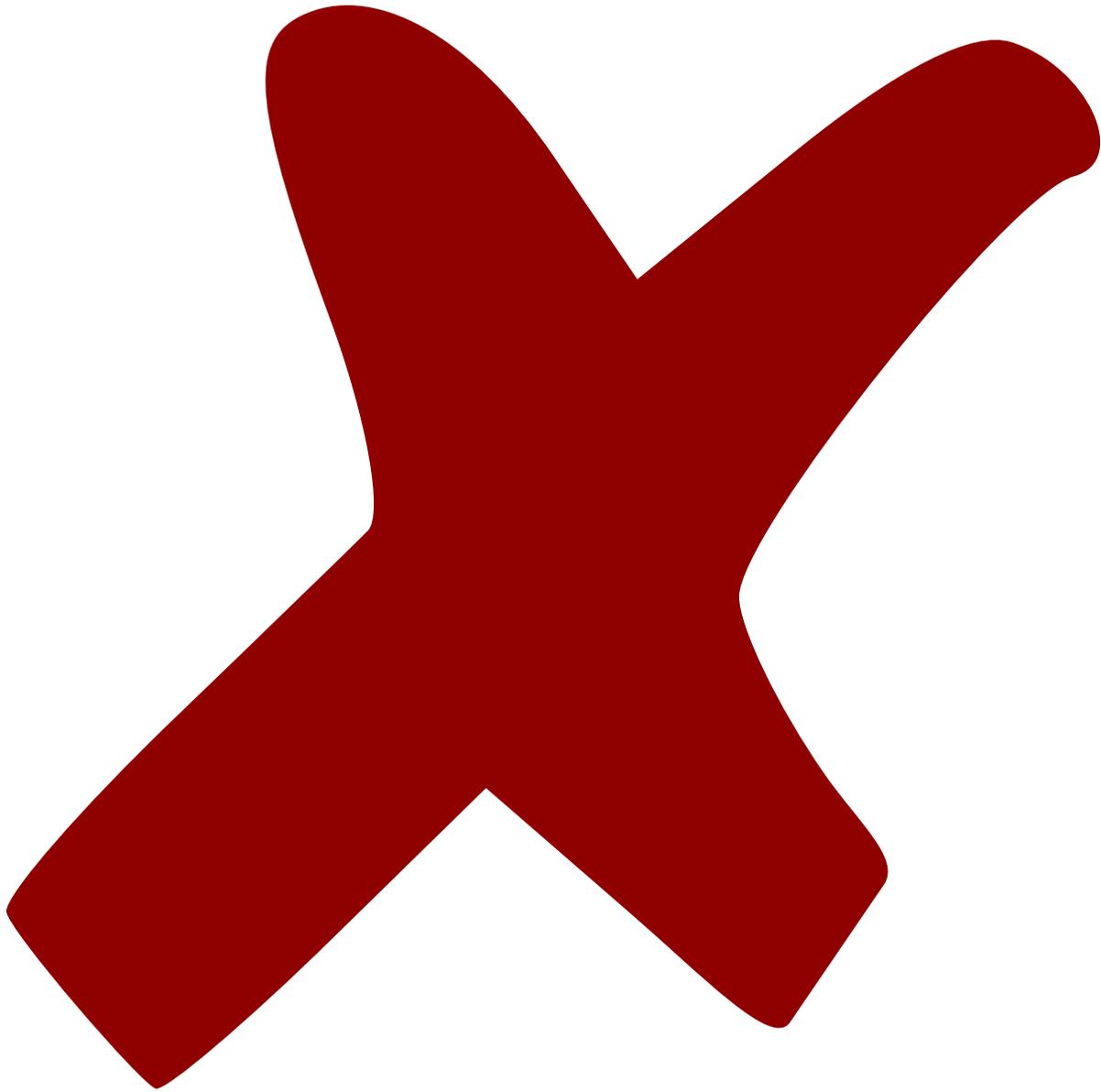
19"-

20. Zwei Ausgänge. Einer BNC, einer SubD9, TTL Signal, Pin 1 (jumperbar(?))



21.
weitere digitale Eingänge (BNC)

Zwei



22.

Einen Steckverbinder für interne Erweiterungsimprovisationen
Relais können zu Erweiterungen umgenutzt werden.



Die Jumper an den

From:

<https://elektroniq.iqo.uni-hannover.de/> - **ElektronIQ**

Permanent link:

<https://elektroniq.iqo.uni-hannover.de/doku.php?id=eigenbau:interlocks:interlocklogik&rev=1359996448>

Last update: **2013/02/04 16:47**