

# Eigenbau FreqGenFix2

## Ziele

Das Gerät soll ein Festfrequenz erzeugen bis etwa 400MHz, je nach installierte VCO, der phasengelockt ist auf eine externe Referenz. Und Schalten können zwischen zwei Frequenzen.

Das Gerät ist sehr ähnlich zu [freqgenfix1](#) und [pll-beat](#).

## Funktion

Zwei Steckkarten haben jeweils ein VCO, der VCO wird mit hilfe der AD4002 auf eine gemeinsame externe Referenz stabilisiert. Jede VCO hat seine eigene Abschwächer zur Leistungseinstellung. Ein digitales Signal von aussen schaltet die jeweilige VCO zur Ausgang. Ein weiteres digital Signal schaltet die Ausgang ab.

## Vergleich

Gerät	Leistungseinstellung	Anzahl Frequenzen
<a href="#">FreqGenFix1</a>	Digital	1
<a href="#">FreqGenFix2</a>	2*Poti	2
<a href="#">PLL-Beat</a>	Kein	1

## Anwender

CASI

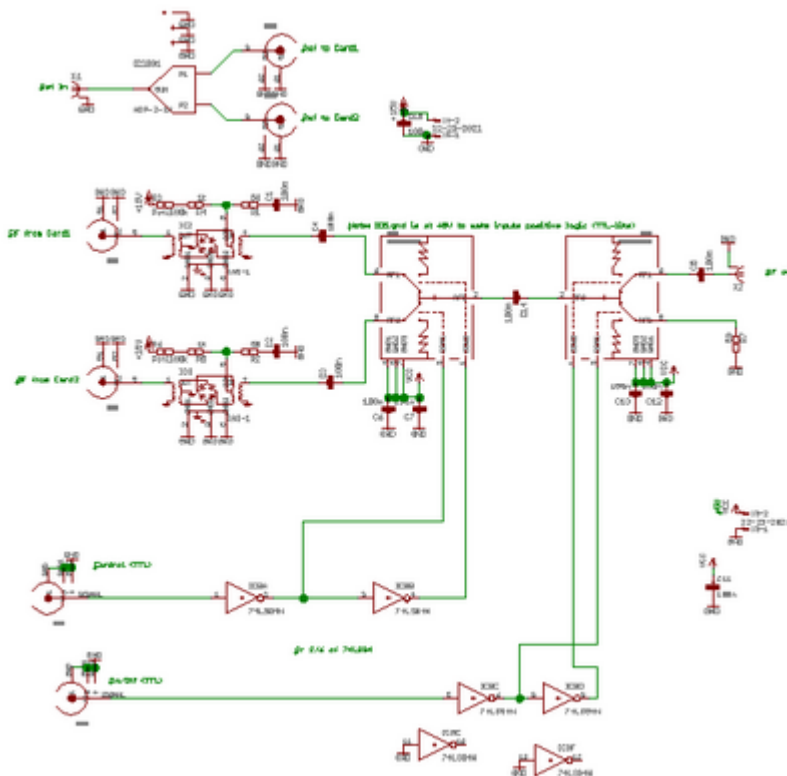
## Schaltungsprinzip



## Schaltplan

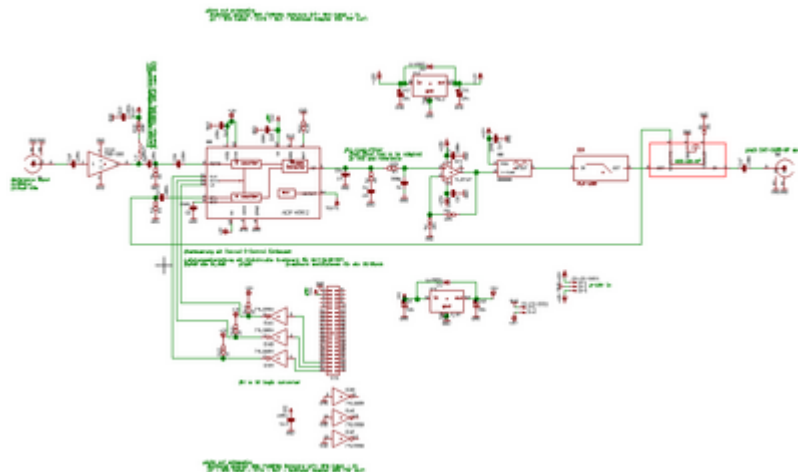
- Die Schaltung besteht aus mehrere Teilen:
  - Steckplatte A
  - Steckplatte B
  - Verteiler
  - CControl CPU
  - CControl Backplane+Frontpanel
- Die beide Steckplatten sind identisch bis auf den Bus-Anschluss. Version2A ist identisch mit der steckplatine von [FreqGenFix1](#).

- Die Source des Schaltplans ist auf der [Download-Seite des Wiki](#) abgelegt. (Direkt-Link: [version2a.sch](#), [version2b.sch](#), [combiner1.sch](#))
- Der Schaltplan als png-Graphik (Eine besser aufgelöste Version ist als Link hinterlegt):

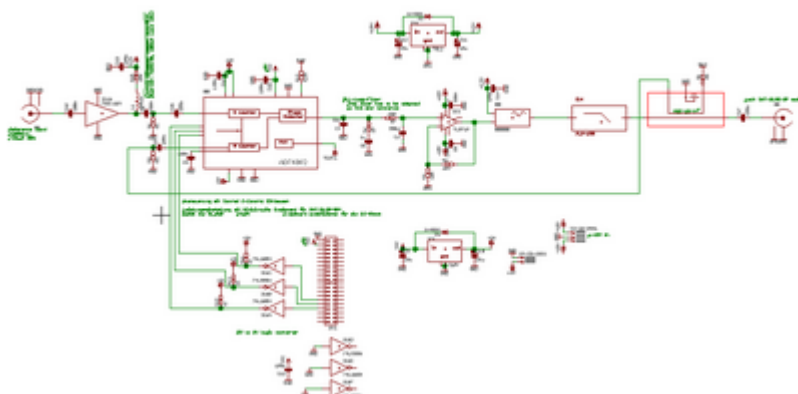


Combiner1:

2A:

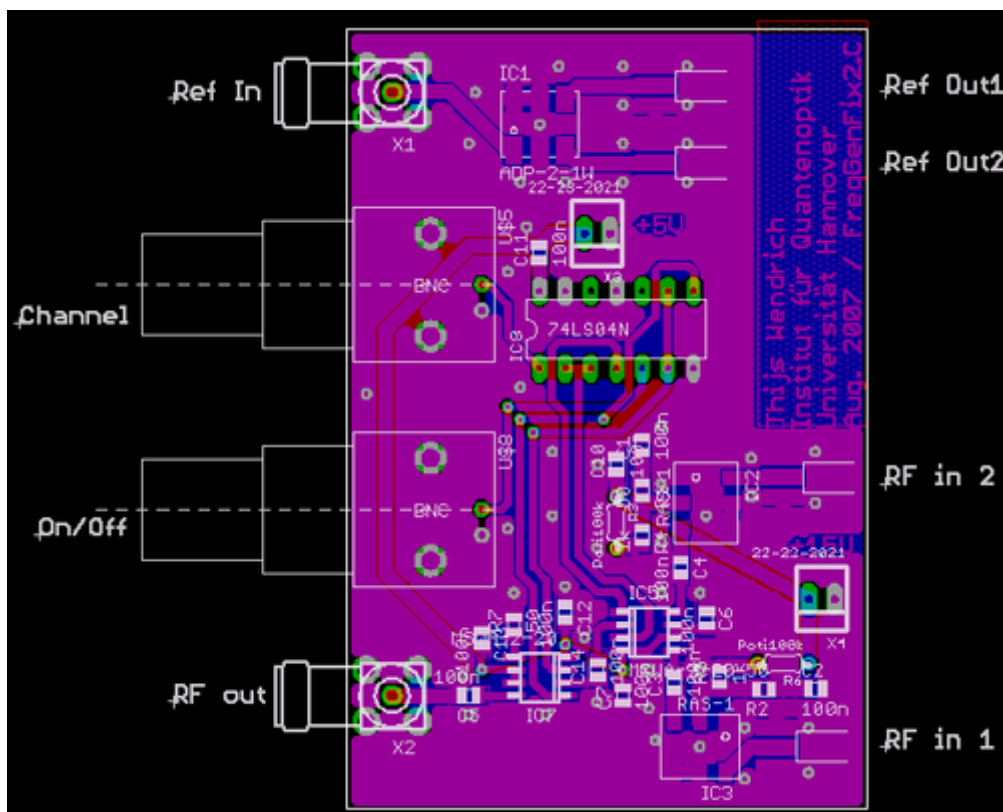


2B:



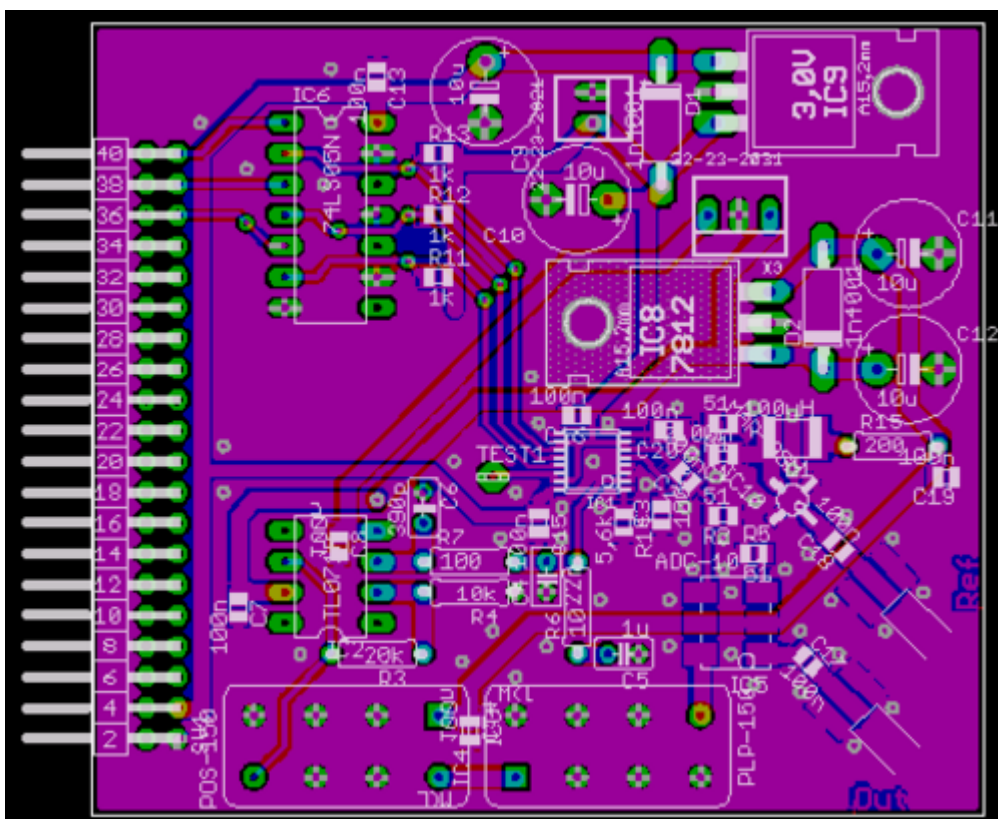
## Layout

- Gehäuse: 19" einschub, 3HE, 160mm, mindestens 21TE
- Versorgung: +-18V (15V?)
- Eingang: SMA, referenzfrequenz (etwa 10-100 MHz, 0dBm?)
- Ausgang: 2\*SMA, je nach VCO bis zu 400 MHz
- Anzeigen: CControl frontpanel
- Die Source des Layouts im Eagle brd-Format sollten auf der [Download-Seite des Wiki](#) liegen ([combiner1.brd](#), [version2a.brd](#), [version2b.brd](#)).
- Der mitgelieferte Spannungskonstanter aus der CControl Einbauset sollte man ersätzen durch besser gekühlte Spannungskonstanter der am Gehäuse festschraubt.
- Alle Bauteilen sind auf der Oberseite.
- **!!ACHTUNG:** Es gibt 2 Drähte auf der Platine der man nicht vergessen darf beim löten. Diese konnte nicht geroutet werden können ohne dabei den RF ground zu beschädigen.
- Der Bestückung der Oberseite [mit Bauteilwerten](#) und [mit Bauteil-Nummern](#)
- Screenshot vom Layout:

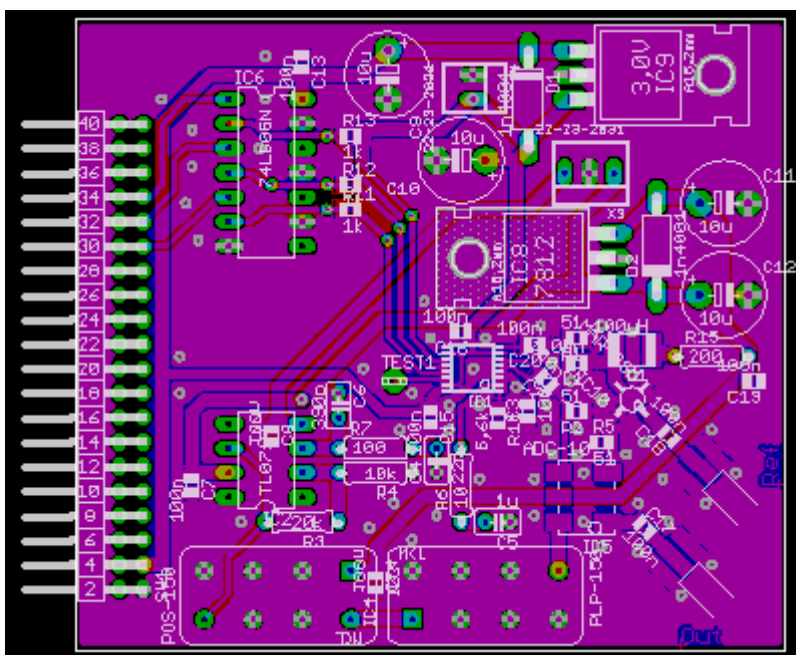


Combiner:

2A:



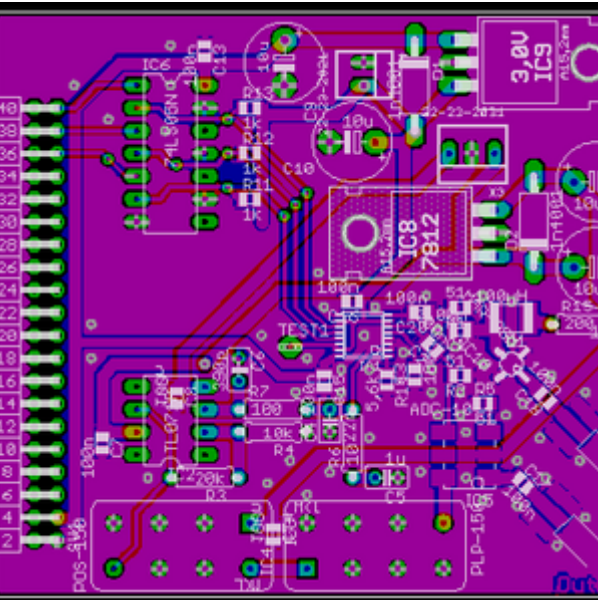
2B:



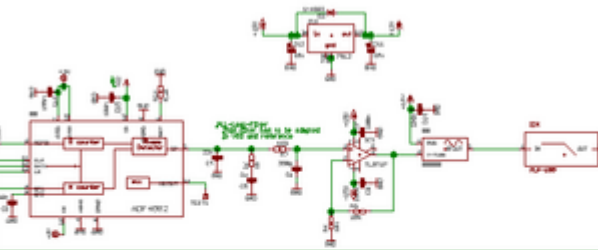
## Firmware

- Quellcode: (CC Basic ++ ) [firmware.zip](#)

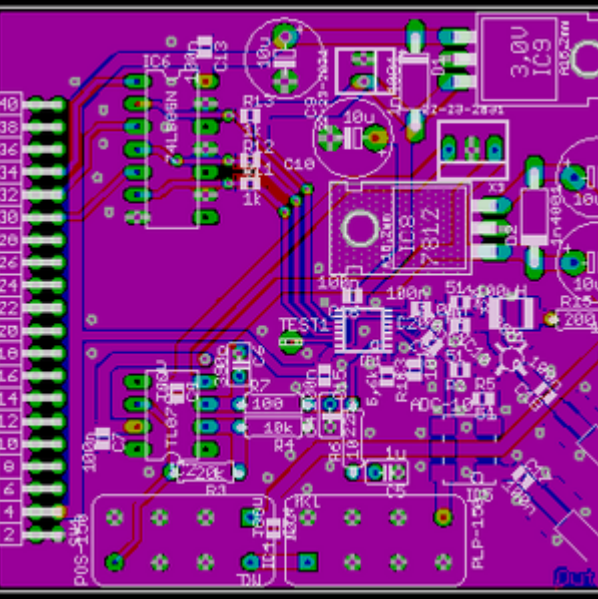
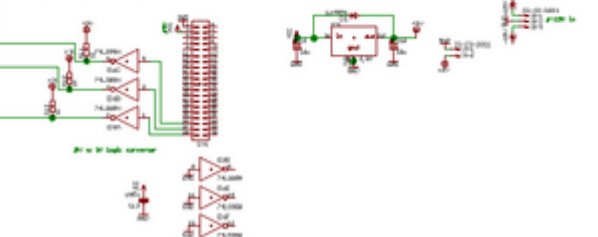
## Bilder



after 44 iterations  
Frequency: 1000.000000 Hz  
R1 = 10k, R2 = 10k, R3 = 10k, R4 = 10k, R5 = 10k, R6 = 10k, R7 = 10k, R8 = 10k, R9 = 10k, R10 = 10k, R11 = 10k, R12 = 10k, R13 = 10k, R14 = 10k, R15 = 10k, R16 = 10k, R17 = 10k, R18 = 10k, R19 = 10k, R20 = 10k, R21 = 10k, R22 = 10k, R23 = 10k, R24 = 10k, R25 = 10k, R26 = 10k, R27 = 10k, R28 = 10k, R29 = 10k, R30 = 10k, R31 = 10k, R32 = 10k, R33 = 10k, R34 = 10k, R35 = 10k, R36 = 10k, R37 = 10k, R38 = 10k, R39 = 10k, R40 = 10k, R41 = 10k, R42 = 10k, R43 = 10k, R44 = 10k, R45 = 10k, R46 = 10k, R47 = 10k, R48 = 10k, R49 = 10k, R50 = 10k, R51 = 10k, R52 = 10k, R53 = 10k, R54 = 10k, R55 = 10k, R56 = 10k, R57 = 10k, R58 = 10k, R59 = 10k, R60 = 10k, R61 = 10k, R62 = 10k, R63 = 10k, R64 = 10k, R65 = 10k, R66 = 10k, R67 = 10k, R68 = 10k, R69 = 10k, R70 = 10k, R71 = 10k, R72 = 10k, R73 = 10k, R74 = 10k, R75 = 10k, R76 = 10k, R77 = 10k, R78 = 10k, R79 = 10k, R80 = 10k, R81 = 10k, R82 = 10k, R83 = 10k, R84 = 10k, R85 = 10k, R86 = 10k, R87 = 10k, R88 = 10k, R89 = 10k, R90 = 10k, R91 = 10k, R92 = 10k, R93 = 10k, R94 = 10k, R95 = 10k, R96 = 10k, R97 = 10k, R98 = 10k, R99 = 10k, R100 = 10k



Assembly with Serial 5-Pin Header  
The circuit is designed to be assembled on a 5-pin header. The header is connected to the circuit through a 5-pin connector. The header is used to connect the circuit to a computer or other external device. The header is a standard 5-pin header, and the circuit is designed to be assembled on a 5-pin header.



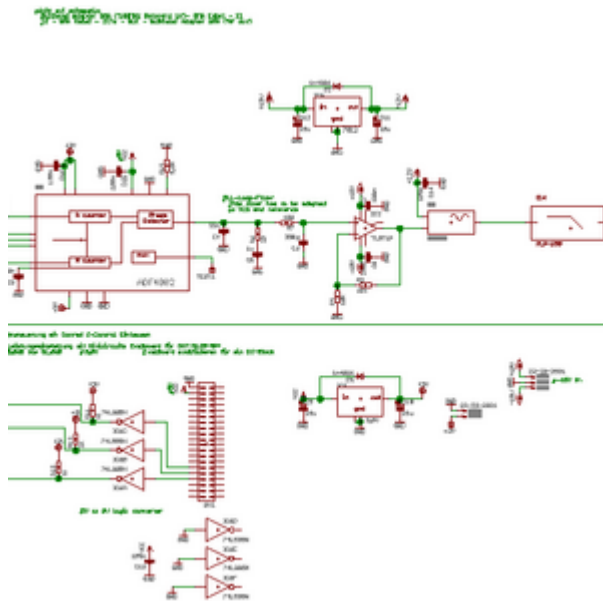


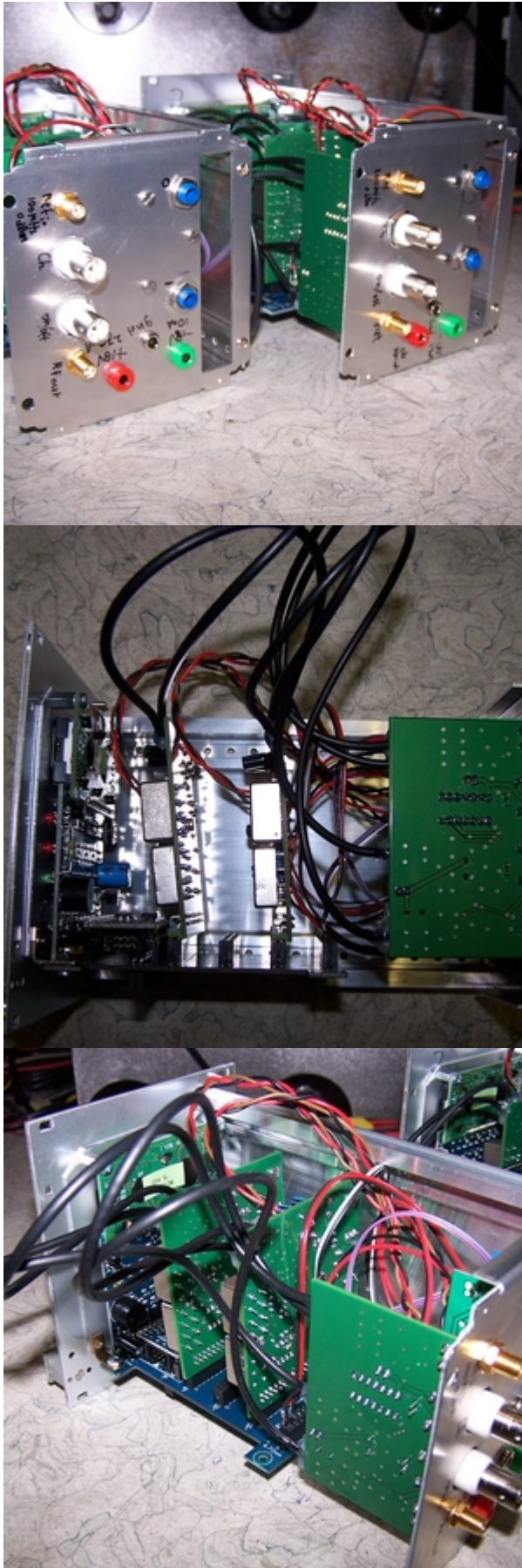
Last update:

2008/04/07

15:35

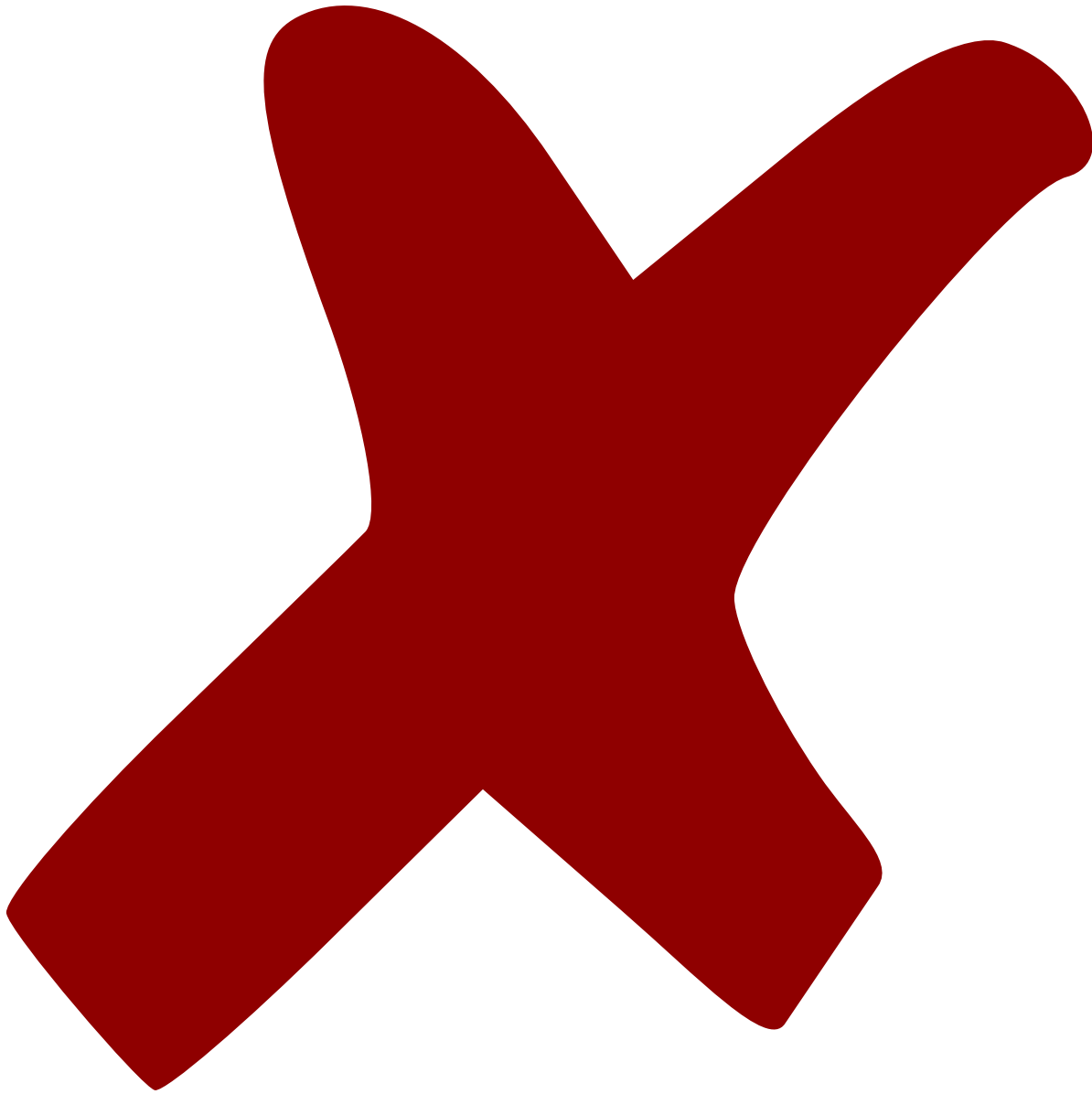
eigenbau:freqgenfix2:start <https://elektroniq.iqo.uni-hannover.de/doku.php?id=eigenbau:freqgenfix2:start&rev=1207582515>











: verworfen,



: in Arbeit,



Schaltplan, aber noch nicht im Layout, : im



: erledigt)

From:

<https://elektroniq.iqo.uni-hannover.de/> - **ElektronIQ**

Permanent link:

<https://elektroniq.iqo.uni-hannover.de/doku.php?id=eigenbau:freqgenfix2:start&rev=1207582515>

Last update: **2008/04/07 15:35**

