

Interlocklogik v3

Funktion



Optionen und Alternativen



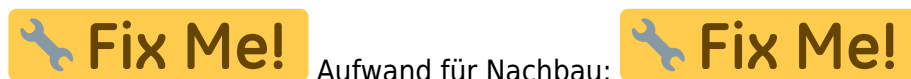
Performance



Datum

Beginn des Projekts: July 2013

Status



Aufwand für Nachbau:



Entwickler

KMK
Bernhard Kreipe
Luise Beichert

Anwender

Hochleistungslaser der AG Morgner

Schaltungsprinzip



Schaltplan

- Der [Schaltplan](#) im PDF-Format
- Die Source des Schaltplans ist auf der [Download-Seite des Wiki](#) abgelegt.

Layout

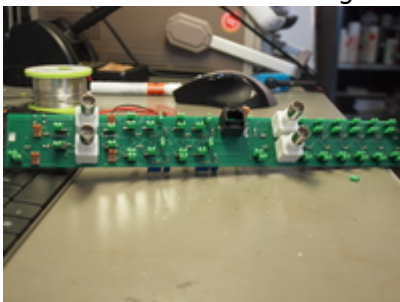
- Abmessungen der Leiterplatte:  **Fix Me!**
- Versorgung:  **Fix Me!**
- Eingang:  **Fix Me!**
- Ausgang:  **Fix Me!**
- Anzeigen:  **Fix Me!**
- Der Bestückungsdruck: [interlocklogik_layout_v3.pdf](#)
- Die Bestückungsliste: [interlocklogik_koll-bom_20maerz2013.pdf](#), [interlocklogik_bom.xlsx](#)
- Die [gezippte Gerberdateien](#) für die Bestellung der Platine
- Die Source des Layouts im pcb-Format liegt auf der [Download-Seite des Wiki](#).

Gehäuse

- 19"-1 HE von Daub (MGF44032)
- kann daher mit den anderen 19-Zoll-Geräten im Laserrack untergebracht werden.
- Die Source der Konstruktionszeichnungen ist über das [Git-Repository](#) im Solid-Works-Format verfügbar: <http://elektroniq/git/Interlock.git>
- Zeichnungen im PDF-Format: [Frontplatte](#), [Gehäuserückseite](#)

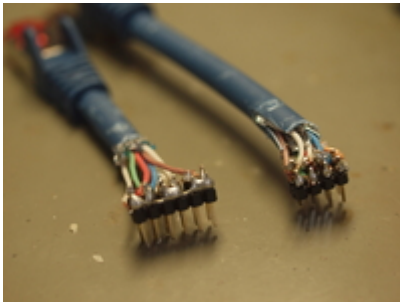
Test

Zum Testen der Schaltung müssen zunächst die Jumper aller Teilschaltungen so gesetzt werden, dass kein Fehler im Grundzustand ausgelöst wird.



- Die **Teilschaltung Condition** besitzt zwei Jumper, J1 und J2. Der Jumper J1 (Pull-Up) sollte für wohldefinierte Zustände gesetzt werden. Jumper J2 kann nach Belieben (Invertierung des Signals oder keine) gesetzt werden.
- Die **Teilschaltung Temperatur** besitzt ebenfalls zwei Jumper, die entweder auf NTC oder PT100/1000 gesetzt werden können. Für den Test ist die Wahl irrelevant, allerdings müssen die Jumper gesetzt werden, um Fehlalarm zu vermeiden.
- Die Jumper J1, J2, J3, J4 definieren das Ausgangssignal von CONN8, CONN9, CONN11, CONN13 und können ebenfalls nach Belieben gesetzt werden.

Es wurden Stecker aus gewöhnlichen Netzkabeln gebaut, die ein gezieltes Testen der Teilschaltungen Condition und Temperatur ermöglichen: Dazu entfernte man ein Stecker eines Netzkabels und löte die acht Kabel an jeweils einen Pin einer zweireihigen Stiftleiste.



- Für die Teilschaltung Condition wurden Kabel 3-8 an separate Pins einer Stiftleiste und Kabel 1 oder 2 an die hintere Reihe, deren Pins alle mit Kabel 1 oder 2 verbunden wurden, gelötet. Durch setzen von Jumpern kann so jeder Eingang der Condition Schaltungen C8-C16 auf Ground gezogen werden und ein Fehler erzeugt werden.
- Für die Teilschaltung Temperatur wurden die Kabel des Netzkabels paarweise (d.h. 1 und 2, 3 und 4, usw.) an gegenüberliegende Pins der Stiftleiste gelötet. Durch Setzen der Jumper werden dann jeweils die Paare verbunden und ein Fehler erzeugt.

Bei einem Fehler sollte die rote LED der jeweiligen Teilschaltung aufleuchten und der Beeper einen Fehlerton ausgeben. Wird der Fehler behoben, sollte die rote LED aufhören zu leuchten und der Beeper verstummen, sobald der Reset-Button gedrückt wird.

Je nach gesetzten Jumpern sollte an CONN8, CONN9, CONN11, CONN13 HIGH bzw. LOW bei Fehler und LOW bzw. HIGH bei keinem Fehler anliegen (Messung durch Oszilloskop).

Bedienung



Die Kabel die verwendet werden, müssen angepasst werden, damit sie mit den jeweiligen Geräten verwendet werden können.

- Chiller:
 - Die Interlocks wurden in meinem Fall an Thermotek-Chiller angeschlossen, die eine R232 Buchse als Ausgang haben. Das Interlock hat aber für Chiller einen RJ45 Eingang. Um die Chiller anzuschließen, habe ich ein Ethernetkabel mit einem SubD9-Adapter bestückt. Die Belegung der Pins sah wie folgt aus:
 - Die Reihenfolge ist in der Sortierung SubD9-RJ45
 - Pin 1-Pin 4

- 2-8
- 3-3
- 4-6
- 5-7
- 6-5
- 7-1
- 8-2
- 9 bleibt leer, da ein Ethernetkabel nur 8 Kontakte hat.
- Temperaturkontrolle:
 - Die Temperaturanschlüsse werden über einen RJ45 angeschlossen. Um die NTC/PTC anschließen zu können habe ich ein Netzkabel genommen und es aufgeschnitten, dann immer 2 Adern mit einem PSK 2-Pol Stecker verbunden. Die Belegung ist wie folgt:
 - T1: Braun-Weiß (bei dem Braunen)
 - T2: Grün-Weiß (bei dem Blauen)
 - T3: Rot-Blau
 - T4: Orange-Weiß (bei dem Orangen)

Bilder

Kalkulation

	was	wieviel	E-Preis	Preis	Anmerkung
Leiterplatte		1x	29.50 €	29.50 €	1/8 von 236 EUR
Gehäuse		1x	30.10 €	30.10 €	Daub MGF44032
SMD-Bestückung		1x	113.00 €	113.00 €	Bestückung bei SRM einschließlich Bauteile
Bedrahtete Bauteile		1x	11,90	11.90 €	...
BNC-Buche		6x	1.80 €	10.80 €	...
PS-2Pin		4x	0.40 €	1.60 €	...
RJ45-Buchse		3x	1.60 €	4.80 €	...
XLR-Einbaustecker		1x	2.10 €	2.10 €	Amphenol AC3MMDZ
XLR-Einbaubuchsen		2x	2.10 €	4.20 €	Amphenol AC3FDZ
Verschnitt		1x	25.00 €	25.00 €	...
Summe:				241.10 €	

Meckerliste

Was für die nächste Version zu tun ist: (



: verworfen,



: in Arbeit,



Schaltplan, aber noch nicht im Layout,

: im



: erledigt)



- : Die Löcher für die RJ45-Buchsen sind etwas größer geraten als notwendig.
- Die Löcher für die XLR-Stecker und -Buchsen sind zu klein, um die Stecker und Buchsen von innen anzubringen.
- Die Ausparungen in der Frontplatte für die Trimmer größer oder die Seitenwand direkt entfernen an den betreffenden Stellen.



- : Die grünen LEDs sind im Layout anders herum gedreht als die roten



- Bei den zwei “Chiller-Anschlüssen” fehlt das Referenzpotential
CONN5 und CONN6 sollten an Masse angeschlossen werden. → Pin 1 und Pin 2 von



- : Die Default-Belegung der Jumper sollte in den Schaltplänen eingetragen werden.
- Jumper J4 weiter von Beeper entfernen.

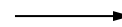


- der Versorgung ist irrtümlicherweise ein Opamp enthalten, der so beschaltet ist, als würde er eine virtuelle Masse erzeugen. Der negative Anschluss ist aber direkt Masse. —————→ :In 2U1, 2R1, 2R2 nicht bestücken. Pin-1 von CONN12 an Masse anschließen.



•

Versorgung sollte mit einem größeren Kondensator abgepuffert werden.
100 μ F auf 1000 μ F / Panasonic low-ESR erweitern.



:Die

2C4 von

From:
<https://elektroniq.iqo.uni-hannover.de/> - ElektronIQ

Permanent link:
https://elektroniq.iqo.uni-hannover.de/doku.php?id=eigenbau:interlocks:interlocklogik_v3&rev=1429197551

Last update: **2015/04/16 15:19**

